

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of:

Mitsuo SAEKI, et al.

Serial No.: To Be Assigned

Filed: January 26, 2001

Group Art Unit: To Be Assigned

Examiner: To Be Assigned

For: DC-DC CONVERTER, DC-DC CONVERTER CONTROL CIRCUIT,
MONITOR CIRCUIT, ELECTRONIC EQUIPMENT, AND MONITORING
METHOD OF DC-DC CONVERTER



#3
Priority
CD
3-2001

**SUBMISSION OF CERTIFIED COPY OF PRIOR FOREIGN
APPLICATION IN ACCORDANCE
WITH THE REQUIREMENTS OF 37 C.F.R. § 1.55**

*Assistant Commissioner for Patents
Washington, D.C. 20231*

Sir:

In accordance with the provisions of 37 C.F.R. § 1.55, Applicants submit herewith a certified copy of the following foreign application:

Japanese Patent Application No. 2000-200917, filed July 3, 2000.

It is respectfully requested that Applicants be given the benefit of the foreign filing date, as evidenced by the certified papers attached hereto, in accordance with the requirements of 35 U.S.C. § 119.

Respectfully submitted,
STAAS & HALSEY LLP

Dated: January 26, 2001

By: _____

James D. Halsey, Jr.
Registration No. 22,729

700 Eleventh Street, N.W.
Suite 500
Washington, D.C. 20001
(202) 434-1500

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application:

2000年 7月 3日

出 願 番 号
Application Number:

特願2000-200917

出 願 人
Applicant (s):

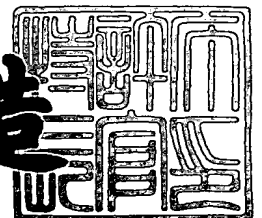
富士通株式会社

#3
priority
E. Heksa
3-20-01

2000年10月13日

特許庁長官
Commissioner,
Patent Office

及 川 耕 造



出証番号 出証特2000-3084616

【書類名】 特許願

【整理番号】 0000683

【提出日】 平成12年 7月 3日

【あて先】 特許庁長官殿

【国際特許分類】 H02J 1/00
G05F 1/00

【発明の名称】 DC-DCコンバータ、DC-DCコンバータ用制御回路、監視回路、電子機器、およびDC-DCコンバータの監視方法

【請求項の数】 10

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

 【氏名】 佐伯 充雄

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

 【氏名】 中澤 重晶

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

 【氏名】 松田 浩一

【特許出願人】

 【識別番号】 000005223

 【氏名又は名称】 富士通株式会社

【代理人】

 【識別番号】 100094330

 【弁理士】

 【氏名又は名称】 山田 正紀

【選任した代理人】

【識別番号】 100109689

【弁理士】

【氏名又は名称】 三上 結

【手数料の表示】

【予納台帳番号】 017961

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9912909

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 DC-DCコンバータ、DC-DCコンバータ用制御回路、監視回路、電子機器、およびDC-DCコンバータの監視方法

【特許請求の範囲】

【請求項1】 メインスイッチと同期整流スイッチを備え、前記メインスイッチと同期整流スイッチを交互にオン状態にすることによりDC電力の電圧を変換して出力するDC-DCコンバータにおいて、

前記メインスイッチと同期整流スイッチが同時にオン状態となった場合にこれを検出する検出回路を備えたことを特徴とするDC-DCコンバータ。

【請求項2】 前記メインスイッチと同期整流スイッチが同時にオン状態になったことを表示する表示部を備えたことを特徴とする請求項1記載のDC-DCコンバータ。

【請求項3】 メインスイッチと同期整流スイッチを交互にオン状態にするよう制御することにより、DC電力の電圧を変換して出力させるDC-DCコンバータ用制御回路において、

前記メインスイッチと前記同期整流スイッチが同時にオン状態となった場合にこれを検出する検出回路を備えたことを特徴とするDC-DCコンバータ用制御回路。

【請求項4】 前記検出回路による検出結果を出力する検出結果出力手段を備えたことを特徴とする請求項3記載のDC-DCコンバータ用制御回路。

【請求項5】 メインスイッチと同期整流スイッチを交互にオン状態にして、DC電力の電圧を変換して出力するDC-DCコンバータのための監視回路において、

前記メインスイッチと前記同期整流スイッチが同時にオン状態となった場合にこれを検出する検出回路を備えたことを特徴とする監視回路。

【請求項6】 前記検出回路による検出結果を出力する検出結果出力手段を備えたことを特徴とする請求項5記載の監視回路。

【請求項7】 電子機器において、

メインスイッチと同期整流スイッチを備えるとともに、前記メインスイッチと

前記同期整流スイッチを交互にオン状態にすることによりDC電力の電圧を変換して出力するDC-DCコンバータと、

前記メインスイッチと前記同期整流スイッチが同時にオン状態となった場合にこれを検出する検出回路を有し、

前記電子機器は、前記DC-DCコンバータからの電力で動作することを特徴とする電子機器。

【請求項8】 前記メインスイッチと同期整流スイッチが同時にオン状態になったことを表示する表示部を備えたことを特徴とする請求項7に記載の電子機器。

【請求項9】 メインスイッチと同期整流スイッチとを備えるDC-DCコンバータの監視方法において、

前記メインスイッチと前記同期整流スイッチを交互にオン状態にすることによりDC電力の電圧を変換して出力し、

前記メインスイッチと前記同期整流スイッチが同時にオン状態となった場合にこれを検出することを特徴とするDC-DCコンバータの監視方法。

【請求項10】 前記検出に応じて、前記メインスイッチと前記同期整流スイッチが同時にオンになったことを表示することを特徴とする請求項9に記載の監視方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、同期整流型DC-DCコンバータ、そのDC-DCコンバータを構成するDC-DCコンバータ用制御回路、DC-DCコンバータの動作を監視する監視回路、DC-DCコンバータを備えた電子機器、およびDC-DCコンバータの動作を監視するDC-DCコンバータの監視方法に関する。

【0002】

【従来の技術】

従来より多種多様な電子機器に同期整流型DC-DCコンバータが用いられている。この同期整流型DC-DCコンバータは、例えばACアダプタで商用電源

から変換されて得られたDC電力や、電池から得られたDC電力等を、内部回路の動作に適した電圧にまで降圧する機能を有する。この同期整流型DC-DCコンバータは、高効率、低損失であるという利点を有する。

【0003】

図5は、同期整流型DC-DCコンバータの概要図である。

【0004】

このDC-DCコンバータ100の入力端子100aと出力端子100bとの間には、入力端子100a側から順に第1のスイッチであるFET110とインダクタ120が配置されており、また、それら第1のスイッチ（FET110）とインダクタ120との接続点と接地点との間には第2のスイッチであるFET130が接続されている。

【0005】

ここで、FETは、電界効果型トランジスタ（field-effect transistor）のことである。又、同期整流方式のDC/DCコンバータでは、第1のスイッチ及び第2のスイッチとしては、FETを使用することが多いが、スイッチであればどのような物でも良く、トランジスタの種類やスイッチの種類を問わない。

【0006】

又、第1のスイッチであるFET110を、メインスイッチ、メイントランジスタ、メインスイッチ素子、メイン側スイッチ、メイン側FET、ハイサイドスイッチ、又はハイサイドFET等と称することもある。

【0007】

又、第2のスイッチであるFET130を、同期整流用スイッチ、同期整流用トランジスタ、同期整流用スイッチ素子、同期整流側スイッチ、同期整流側FET、ローサイドスイッチ、又はローサイドFET等と称することもある。

【0008】

以下、従来の技術の説明は、便宜上、同期整流方式のDC/DCコンバータで典型的に使用されているFETの語を用いて、上記のスイッチを説明するものとする。

【0009】

図5に示すDC-DCコンバータ100には、第1のFET110と第2のFET130が同時にオフ状態になったときに作用するフライホール用のダイオード140が第2のFET130と並列に接続されている。また、このDC-DCコンバータ100には、第1のFET110と第2のFET130を交互にオン状態に制御する制御回路150が備えられている。入力端子100aと出力端子100bに接続された各キャパシタC1、C2は、電圧安定化のためのものである。入力端子100aからは、所定のDC電圧VINの電力が入力され、制御回路150が第1のFET110と第2のFET130を交互にオン状態にすることによりその入力端子100から入力された電力の電圧VINよりも低いDC電圧VOUTの電力が生成されて出力端子100bから出力される。制御回路150は典型的にはLSIで構成される。

【0010】

図6は、第1のFETおよび第2のFETのオンオフの時間変化を示す図である。

【0011】

図6(A)は第1のFET110のオンオフの状態、図6(B)は第2のFET130のオンオフの状態を示しており、制御回路150は、この図に示すように、第1のFETと第2のFET130が交互にオン状態となるように制御している。ここで、図6に示すように、第1のFET110と第2のFET130とが同時にオフ状態となる期間が設けられているが、これは、第1のFETと第2のFETが同時にオンになることを防ぐためである。第1のFETと第2のFETが同時にオン状態となると、図5からわかるように、入力端子100aが、オン状態にある第1のFET110と、同じくオン状態にある第2のFET130とを經由して接地された状態となり、これら第1のFETと第2のFETを經由して大きな貫通電流が流れ、このDC-DCコンバータの出力で動作している電子機器に、その電子機器の入力電圧の低下等により、誤動作の発生等が生じるおそれがある。さらに、貫通電流によってFETの許容電力を越えた状態においては、発煙、発火などの危険が伴い、装置信頼性を著しく低下させることになる。

【0012】

ここで、図5に示すダイオード140は、第1のFET110と第2のFET130との双方が同時にオフ状態になったタイミングで第2のFET130の代わりに動作し、出力端子100b側に電力を伝える役割りを担っているが、ダイオード140はFETと比べ電圧降下が大きく、その分変換効率を下げる結果となるため、第1のFETと第2のFETとの双方が同時にオフ状態にある期間は貫通電流を防止し得る限りにおいてできるだけ短い方が好ましい。

【0013】

ここで、図5に示すような同期整流型DC-DCコンバータは、前述したように、高効率、低損失であるという利点を有する反面、その性能がそこに使用されるFETの性能により大きく左右されるという問題がある。例えば、そのDC-DCコンバータの出力で負荷の大きな回路を駆動する場合にはゲート容量の大きなFETが使用されるが、このとき、図5に示す制御回路によるFETの駆動能力が不足すると、一方のFETが完全にオフ状態になる前にもう一方のFETがオン状態に移行してしまい、このときショートスルーと呼ばれる貫通電流が発生するおそれがある。

【0014】

図7は、このような状況にあるときの第1のFETおよび第2のFETのオンオフの時間変化を示した図である。

【0015】

FETのゲート容量に比べ制御回路の駆動能力が不足すると、図7に示すように、オン状態からオフ状態に移行するのに時間がかかり、一方のFETのゲート電圧がオフ状態となるスレッシュホールド値まで低下するよりも前にもう一方のFETがオン状態となってしまう、双方のFETがオン状態となる期間 Δt が発生する。

【0016】

また、図5に示すようなDC-DCコンバータの出力電圧は、第1のFET110のデューティ比（1周期あたりのオン状態にある時間の割合）によって定まるため、そのDC-DCコンバータに定格電圧を越える電圧が入力されると、制

御回路 1 5 0 は一定電圧の出力を得るために第 1 の F E T 1 1 0 のデューティ比を極端に低めようとする。ところが制御回路 1 5 0 においてもある時間幅以下のパルスでは正常に動作することができないという最低のオン時間が存在し、これを越えてパルス幅が短かくなってしまうと誤動作を起こし、その結果、出力電圧が不安定になったり貫通電流が発生する事態も考えられる。

【 0 0 1 7 】

これらのことから、同期整流型 D C - D C コンバータにおいては、入力電圧や出力電圧の範囲、最大出力電流等の定格が定められ、それらの定格内においては貫通電流等の不具合が生じないように、図 6 に示すような、双方の F E T がオフ状態を保つ時間等が設計に織り込まれることになる。

【 0 0 1 8 】

【発明が解決しようとする課題】

ところが、例えば制御回路を構成している L S I を流通させたとき、その制御回路の仕様の範囲内で使用されずにその D C - D C コンバータから大電流を取り出そうとしてゲート容量の大きな F E T が使用されるおそれもあり、あるいは D C - D C コンバータやその D C - D C コンバータを組み込んだ電子機器の製造段階ではその仕様が完全に守られていたとしても、その電子機器のユーザによって、例えば後述する A C アダプタとして別の電子機器の A C アダプタが接続されてしまい、D C - D C コンバータに定格入力電圧を越える電圧が印加されるおそれも皆無ではない。

【 0 0 1 9 】

本発明は、上記事情に鑑み、従来と比べ貫通電流に対しより考慮が払われた D C - D C コンバータ、D C - D C コンバータ用制御回路、および電子機器、並びに、D C - D C コンバータが正常に動作しているか否かの監視に適した D C - D C コンバータの監視方法および監視装置を提供することを目的とする。

【 0 0 2 0 】

【課題を解決するための手段】

上記目的を達成する本発明の D C - D C コンバータは、メインスイッチと同期整流スイッチを備え、前記メインスイッチと同期整流スイッチを交互にオン状態

にすることによりDC電力の電圧を変換して出力するDC-DCコンバータにおいて、前記メインスイッチと同期整流スイッチが同時にオン状態となった場合にこれを検出する検出回路を備えたことを特徴とする。

【0021】

ここで、前記メインスイッチと同期整流スイッチが同時にオン状態になったことを表示する表示部を備えることが好ましく、あるいは、前記メインスイッチと同期整流スイッチが同時にオン状態になった場合に、前記DC-DCコンバータの変換動作を停止する動作停止回路を備えることも好ましい形態である。

【0022】

また、前記検出回路は、前記メインスイッチと同期整流スイッチのうちの少なくとも一方のスイッチを監視するものであることが好ましい。

【0023】

また、本発明のDC-DCコンバータにおいて、前記検出回路は、前記同期整流スイッチに流れる電流の向きを監視することにより、前記同期整流スイッチと前記メインスイッチが同時にオンになった状態を検出するものであってもよく、あるいは、前記検出回路は、前記メインスイッチに流れる電流の大きさを監視することにより、前記同期整流スイッチと前記メインスイッチが同時にオンになった状態を検出するものであってもよく、あるいは、前記検出回路は、前記メインスイッチと前記同期整流スイッチを駆動する駆動信号を監視することにより、前記同期整流スイッチと前記メインスイッチが同時にオンになった状態を検出するものであってもよい。

【0024】

また、本発明のDC-DCコンバータは、直列に接続された第1のスイッチとインダクタとを備えるとともに、第1のスイッチと前記インダクタとの接続点と接地点との間に第2のスイッチを備え、前記第1のスイッチおよび第2のスイッチを交互にオン状態にすることによりDC電力の電圧を変換して出力するDC-DCコンバータにおいて、前記第1のスイッチおよび第2のスイッチが同時にオン状態となった場合にこれを検出する検出回路を備えたものであってもよい。

【0025】

また、上記目的を達成する本発明のDC-DCコンバータ用制御回路は、メインスイッチと同期整流スイッチを交互にオン状態にするよう制御することにより、DC電力の電圧を変換して出力させるDC-DCコンバータ用制御回路において、前記メインスイッチと前記同期整流スイッチが同時にオン状態となった場合にこれを検出する検出回路を備えたことを特徴とする。

【0026】

ここで、本発明のDC-DCコンバータ用制御回路において、前記検出回路による検出結果を出力する検出結果出力手段を備えることが好ましく、あるいは、前記メインスイッチと前記同期整流スイッチが同時にオン状態になった場合に、前記DC-DCコンバータの変換動作を停止させる動作停止回路を備えることも好ましい形態である。

【0027】

さらに、本発明のDC-DCコンバータ用制御回路において、前記検出回路は、前記メインスイッチ及び前記同期整流スイッチのうちの少なくとも一方のスイッチを監視するものであることが好ましい。

【0028】

また、本発明のDC-DCコンバータ用制御回路において、前記検出回路は、前記同期整流スイッチに流れる電流の向きを監視することにより、前記同期整流スイッチと前記メインスイッチが同時にオンになった状態を検出するものであってもよく、あるいは、前記検出回路は、前記メインスイッチに流れる電流の大きさを監視することにより、前記同期整流スイッチと前記メインスイッチが同時にオンになった状態を検出するものであってもよく、あるいは、前記検出回路は、前記メインスイッチと前記同期整流スイッチを駆動する駆動信号を監視することにより、前記同期整流スイッチと前記メインスイッチが同時にオンになった状態を検出するものであってもよい。

【0029】

また、本発明のDC-DCコンバータ用制御回路は、インダクタに直列に接続された第1のスイッチと、前記第1のスイッチと前記インダクタとの接続点と接地点との間に配置された第2のスイッチを交互にオン状態にするよう制御するこ

とにより、DC電力の電圧を変換して出力させるDC-DCコンバータ用制御回路において、前記第1のスイッチおよび第2のスイッチが同時にオン状態となった場合にこれを検出する検出回路を備えたものであってもよい。

【0030】

また、上記目的を達成する本発明の監視回路は、メインスイッチと同期整流スイッチを交互にオン状態にして、DC電力の電圧を変換して出力するDC-DCコンバータのための監視回路において、前記メインスイッチと前記同期整流スイッチが同時にオン状態となった場合にこれを検出する検出回路を備えたことを特徴とする。

【0031】

ここで、本発明の監視回路において、前記検出回路による検出結果を出力する検出結果出力手段を備えることが好ましく、あるいは、前記メインスイッチと前記同期整流スイッチが同時にオン状態になった場合に、前記DC-DCコンバータの変換動作を停止させる動作停止回路を備えることも好ましい形態である。

【0032】

さらに、本発明の監視回路において、前記検出回路は、前記メインスイッチ及び前記同期整流スイッチのうちの少なくとも一方のスイッチを監視するものであることが好ましい。

【0033】

また、本発明の監視回路において、前記検出回路は、前記同期整流スイッチに流れる電流の向きを監視することにより、前記同期整流スイッチと前記メインスイッチが同時にオンになった状態を検出するものであってもよく、あるいは、前記検出回路は、前記メインスイッチに流れる電流の大きさを監視することにより、前記同期整流スイッチと前記メインスイッチが同時にオンになった状態を検出するものであってもよく、あるいは、前記検出回路は、前記メインスイッチと前記同期整流スイッチを駆動する駆動信号を監視することにより、前記同期整流スイッチと前記メインスイッチが同時にオンになった状態を検出するものであってもよい。

【0034】

また、本発明の監視回路は、インダクタに直列に接続された第 1 のスイッチと、前記第 1 のスイッチと前記インダクタとの接続点と接地点との間に配置された第 2 のスイッチを交互にオン状態にして、DC 電力の電圧を変換して出力する DC-DC コンバータのための監視回路において、前記第 1 のスイッチおよび第 2 のスイッチが同時にオン状態となった場合にこれを検出する検出回路を備えたものであってもよい。

【 0 0 3 5 】

また、上記目的を達成する本発明の電子機器は、メインスイッチと同期整流スイッチを備えるとともに、前記メインスイッチと前記同期整流スイッチを交互にオン状態にすることにより DC 電力の電圧を変換して出力する DC-DC コンバータと、前記メインスイッチと前記同期整流スイッチが同時にオン状態となった場合にこれを検出する検出回路を有し、この電子機器は、前記 DC-DC コンバータからの電力で動作することを特徴とする。

【 0 0 3 6 】

ここで、本発明の電子機器において、前記メインスイッチと同期整流スイッチが同時にオン状態になったことを表示する表示部を備えることが好ましく、あるいは、前記メインスイッチと同期整流スイッチが同時にオン状態になった場合に、前記 DC-DC コンバータの変換動作を停止する動作停止回路を備えることも好ましい形態である。

【 0 0 3 7 】

さらに、本発明の電子機器において、前記検出回路は、前記メインスイッチと同期整流スイッチのうちの少なくとも一方のスイッチを監視するものであることが好ましい。

【 0 0 3 8 】

また、本発明の電子機器において、前記検出回路は、前記同期整流スイッチに流れる電流の向きを監視することにより、前記同期整流スイッチと前記メインスイッチが同時にオンになった状態を検出するものであってもよく、あるいは、前記検出回路は、前記メインスイッチに流れる電流の大きさ監視することにより、前記同期整流スイッチと前記メインスイッチが同時にオンになった状態を検出す

るものであってもよく、あるいは、前記検出回路は、前記メインスイッチと前記同期整流スイッチを駆動する駆動信号を監視することにより、前記同期整流スイッチと前記メインスイッチが同時にオンになった状態を検出するものであってもよい。

【 0 0 3 9 】

また、本発明の電子機器は、直列に接続された第1のスイッチとインダクタとを備えるとともに、第1のスイッチと前記インダクタとの接続点と接地点との間に第2のスイッチを備え、前記第1のスイッチおよび第2のスイッチを交互にオン状態にすることによりDC電力の電圧を変換して出力するDC-DCコンバータと、前記第1のスイッチおよび第2のスイッチが同時にオン状態となった場合にこれを検出する検出回路を有し、この電子機器は、前記DC-DCコンバータからの電力で動作するものであってもよい。

【 0 0 4 0 】

さらに、上記目的を達成する本発明のDC-DCコンバータの監視方法は、メインスイッチと同期整流スイッチとを備えるDC-DCコンバータの監視方法において、前記メインスイッチと前記同期整流スイッチを交互にオン状態にすることによりDC電力の電圧を変換して出力し、前記メインスイッチと前記同期整流スイッチが同時にオン状態となった場合にこれを検出することを特徴とする。

【 0 0 4 1 】

ここで、本発明のDC-DCコンバータの監視方法において、前記検出に応じて、前記メインスイッチと同期整流スイッチが同時にオンになったことを表示することが好ましく、あるいは、前記検出に応じて、前記DC-DCコンバータの変換動作を停止することも好ましい形態である。

【 0 0 4 2 】

さらに、本発明のDC-DCコンバータの監視方法において、前記検出は、前記メインスイッチと同期整流スイッチのうちの少なくとも一方のスイッチを監視することにより行うことが好ましい。

【 0 0 4 3 】

また、本発明のDC-DCコンバータの監視方法において、前記検出は、前記

同期整流スイッチに流れる電流の向きを監視することにより、行ってもよく、あるいは、前記検出は、前記メインスイッチに流れる電流の大きさを監視することにより、行ってもよく、あるいは、前記検出は、前記メインスイッチと前記同期整流スイッチを駆動する駆動信号を監視することにより、行ってもよい。

【0044】

また、本発明のDC-DCコンバータの監視方法は、直列に接続された第1のスイッチとインダクタとを備えるとともに、第1のスイッチと前記インダクタとの接続点と接地点との間に第2のスイッチを備えるDC-DCコンバータの監視方法において、前記第1のスイッチおよび第2のスイッチを交互にオン状態にすることによりDC電力の電圧を変換して出力し、前記第1のスイッチおよび第2のスイッチが同時にオン状態となった場合にこれを検出するものであってもよい。

【0045】

本発明は、2つのスイッチが同時にオン状態になった場合にこれを検出するものであるため、例えば試作段階や使用中において定格を越える使われ方であったことが容易に判明し、あるいは貫通電流が生じる状態が発生したときに動作を停止させることにより、安全性をより高めることができる。

【0046】

【発明の実施の形態】

以下、本発明の実施形態について説明する。

【0047】

図1は、本発明の電子機器の一実施形態であるノート型パーソナルコンピュータ（以下、ノートパソコンと称する）の外観斜視図である。

【0048】

このノートパソコン10には、ACアダプタ20が接続され、このACアダプタ20により、商用交流電源が、例えば16V程度のDC電力に変換されてノートパソコン10に供給される。また、このノートパソコン10には電池パック30を装着することができる。この電池パックには二次電池が内蔵されており、ノートパソコン10に装填された電池パック中の二次電池には、ACアダプタ13

を經由して入力された商用電源由来の電力により充電が行われ、ノートパソコン 10 は、AC アダプタ 30 が取り外された状態にあっても、ある時間内はその電池パック 12 からの電力供給を受けて動作することができる。

【0049】

図 2 は、ノートパソコンの電源部分の回路構成を示すブロック図である。

【0050】

ノートパソコン 10 には AC アダプタ 20 が付属しており、この AC アダプタ 20 は、商用電源 40 の電力を、例えば 16 V の DC 電力に変換して、ノートパソコン 10 の電源部 50 に供給される機能を有する。この AC アダプタ 20 からノートパソコン 10 の電源部 50 に供給された電力は、ダイオード D1 を介して DC-DC コンバータ 52 に供給されるとともに、充電器 51 を介して電池パック 30 にも供給される。

【0051】

電池パック 30 には、図示しない二次電池が収容されており、充電器 51 は、AC アダプタ 20 からの電力で電池パック 30 内の二次電池を充電する。

【0052】

また、ダイオード D1 を經由して DC-DC コンバータ 52 に伝えられた電力は、その DC-DC コンバータ 52 により、ノートパソコン 10 内の各部の回路で使用される電圧の電力に変換される。この図 2 に示す例では、DC-DC コンバータ 52 からの出力は 2 系統存在するが、これは、その DC-DC コンバータ 50 内で互いに異なる 2 種類の電圧の DC 電力が生成されることを意味している。DC-DC コンバータ 52 の入力側に配置されたキャパシタ C1 および出力側に配置された 2 つのキャパシタ C2, C3 は、電圧安定化用のものである。DC-DC コンバータ 52 で生成された電力は、その電圧に応じてノートパソコン 10 内の、その電圧で動作する各部の回路に供給される。

【0053】

ここで、AC アダプタ 20 が接続されていないときは、電池パック 30 に収容された二次電池の電力（例えば 12.6 V 程度の電圧の電力）がダイオード D2 を經由し、さらに DC-DC コンバータ 52 により所定電圧の電力に変換されて

ノートパソコン10の各回路に供給される。

【0054】

また、この図2に示すノートパソコン10の電源部50には、表示器58が備えられている。この表示器58は、DC-DCコンバータ52で貫通電流が発生したときにそれを表示する表示器である。

【0055】

図3は、図2に1つのブロックで示すDC-DCコンバータ52の内部構成を示すブロック図である。

【0056】

この図3に示すDC-DCコンバータ52は、制御回路530の内部構造上の相違を除き、全体としては前述した図5に示すDC-DCコンバータ100と同様の構成を備えている。すなわち、入力端子52aと出力端子52bとの間に第1のスイッチであるFET521とインダクタ522が直列接続されており、それら第1のスイッチ(FET521)とインダクタ522との接続点と接地点との間には第2のスイッチであるFET523が配置されている。また、この第2のスイッチ(FET523)と並列にダイオード524が接続されている。

【0057】

ここで、FETは、電界効果型トランジスタ(field-effect transistor)のことである。又、同期整流方式のDC/DCコンバータでは、第1のスイッチ及び第2のスイッチとしては、FETを使用することが多いが、スイッチであればどのような物でも良く、トランジスタの種類やスイッチの種類を問わない。

【0058】

又、第1のスイッチであるFET521を、メインスイッチ、メイントランジスタ、メインスイッチ素子、メイン側スイッチ、メイン側FET、ハイサイドスイッチ、又はハイサイドFET等と称することもある。

【0059】

又、第2のスイッチであるFET523を、同期整流用スイッチ、同期整流用トランジスタ、同期整流用スイッチ素子、同期整流側スイッチ、同期整流側FET

T、ローサイドスイッチ、又はローサイドFET等と称することもある。

【0060】

以下、本実施の形態の説明は、便宜上、同期整流方式のDC/DCコンバータで典型的に使用されているFETの語を用いて、上記のスイッチを説明するものとする。

【0061】

図3に示すDC-DCコンバータ52には、図5を参照して説明したように2つのFET521, 523が交互にオン状態となるように、それら2つのFET521, 523を制御する制御回路530が備えられている。この制御回路530は、LSI（半導体集積回路）で構成されている。

【0062】

この制御回路には、ON/*OFF信号が入力され、'L'レベルの*OFF信号のときは動作が停止しており、'H'レベルのON信号が入力されることにより動作が開始される。'L'レベルの*OFF信号が入力されているときはANDゲート531の出力が'L'レベルにあり、このためスイッチ回路532が接地側に接続されており、後述するPWM比較器533は停止しており、2つのドライブ回路534, 535からはいずれも'L'レベルの信号が出力され、2つのFET521, 523はいずれもオフ状態にあり、出力端子52bは接地電位に保たれている。また、このとき、後述するラッチ回路536には、'L'レベルの*RST信号が入力され、ラッチ回路536はリセットされた状態にある。

【0063】

尚、スイッチ回路532は、ここでは接点スイッチの図が示されているが、これは模式的に示したものであり、実際にはトランジスタ等で構成されている。

【0064】

ここで、ON/*OFF信号が'H'レベルのON信号に変わると、ANDゲート531から'H'レベルの信号が出力され、スイッチ回路532が電源537側に切り換えられ、PWM比較器533に電力が供給されてPWM比較器が動作を開始する。ただし、スイッチ回路532とPWM比較器533との接続点と

接地点との間にはキャパシタC4が外付けされており、このキャパシタC4はスイッチ回路532が電源537側に切り換えられた後充電し、このためPWM比較器533に供給される電力は、その充電期間をかけて徐々に立上がることになり、いわゆるソフトスタートが行なわれる。これは、PWM比較器533にいきなり電力が供給されることに起因する過渡的な動きにより突入電流等が生じないようにするための措置である。

【0065】

PWM比較器533には、差動増幅器538の出力と三角波発振器539の出力が入力される。

【0066】

差動増幅器538には、リファレンス電圧発生器540からのリファレンス電圧VREFと出力端子52bの出力電圧VOUTが入力され、その差動増幅器538からは、その出力電圧VOUTの、リファレンス電圧VREFからの偏差を表わす誤差信号が出力されてPWM比較器533に入力される。

【0067】

一方、三角波発振器539では所定の繰り返し周波数の三角波が生成されてPWM比較器533に入力される。PWM比較器533では、三角波発振器539からの三角波と差動増幅器538からの誤差信号とが比較され、出力電圧VOUTが基準電圧VREFよりも低いときはより広いパルス幅を持つパルス信号、出力電圧VOUTが基準電圧VREFよりも高いときはより狭いパルス幅を持つパルス信号（図6（A）参照）が生成されて、第1のFET521駆動用のドライブ回路534に入力され、一方、そのドライブ回路534に入力されるパルス信号とは同時には‘H’レベルとなることのない、かつそのパルス信号のパルス幅が広げられたときはそれに応じてパルス幅が狭められ、そのパルス信号のパルス幅が狭められたときはそれに応じてパルス幅が広げられたもう1つのパルス信号（図6（B）参照）が生成されて、第2のFET523駆動用のドライブ回路535に入力される。2つのFETは、このようにして、交互にオン状態となるように駆動されると共に、出力電圧VOUTがリファレンス電圧VREFに対応した電圧となるようにパルス幅が調整される。

【 0 0 6 8 】

ここで、この実施形態では、さらに、制御回路 5 3 0 中に、第 2 の F E T 5 2 3 の両端の電位差を検出する増幅器 5 4 1 と、その増幅器 5 4 1 の出力信号及びドライブ回路 5 3 5 から出力された第 2 の F E T 5 2 3 を駆動する駆動信号を入力する A N D ゲート 5 4 2 が備えられており、その A N D ゲート 5 4 2 の出力はラッチ回路 5 3 6 の入力に接続されている。第 2 の F E T 5 2 3 がオン状態にあるとき、すなわち A N D ゲート 5 4 2 の、ドライブ回路 5 3 5 の出力と接続された側の入力が ' H ' レベルにあるときにおいて第 1 の F E T 5 2 1 が O F F 状態にあるときは、第 2 の F E T 5 2 3 には接地点からインダクタ 5 2 2 に向かって電流が流れ、そのときには A N D ゲート 5 4 2 には増幅器 5 4 1 から ' L ' レベルの信号が入力され、したがって A N D ゲート 5 4 2 からは ' L ' レベルの信号が出力される。一方、第 2 の F E T 5 2 3 がオン状態にあるときに第 1 の F E T 5 2 1 も同時にオン状態にあると、第 1 の F E T 5 2 1 と第 2 の F E T 5 2 3 とを經由して貫通電流が流れ、増幅器 5 4 1 からは ' H ' レベルの信号が出力され、その結果 A N D ゲート 5 4 2 からも ' H ' レベルの信号が出力されてその ' H ' レベルの信号がラッチ回路 5 3 6 にラッチされる。即ち、増幅器 5 4 1 は、第 2 の F E T (同期整流側 F E T) に流れる電流の向きを検出することにより、貫通電流が流れたことを検出している。即ち、貫通電流が流れたことを、第 2 の F E T (同期整流スイッチ) 5 2 3 に流れることを検出して、貫通電流が流れた場合が、第 1 の F E T 5 2 1 と第 2 の F E T 5 2 3 が同時にオンした状態である。即ち、本実施の形態では、第 2 の F E T (同期整流スイッチ) 5 2 3 に流れる電流の向きにより、第 1 の F E T 5 2 1 と第 2 の F E T 5 2 3 が同時にオンした状態を検出している。

【 0 0 6 9 】

ラッチ回路 5 3 6 の出力はインバータ 5 4 3 を經由して ' L ' レベルの信号となり、O N / * O F F 信号が入力される A N D ゲート 5 3 1 に入力され、したがってその A N D ゲート 5 3 1 の出力が ' L ' レベルに変化し、これを受けてスイッチ回路 5 3 2 が接地側に切り替えられる。その結果 P W M 比較器 5 3 3 の動作が停止し、ドライブ回路 5 3 4 , 5 3 5 を通じて 2 つの F E T 5 2 1 , 5 2 3 の

双方がオフ状態となる。また、ラッチ回路536の出力に接続されたインバータ543の出力は、*SHORT信号として、検出結果出力端子545を経由して、制御回路530の外部にも出力される。この*SHORT信号は'L'レベルをもって貫通電流が発生したことを知らせる信号である。この制御回路530から出力された*SHORT信号は、図2に示す表示器58に入力され、LEDの点灯等により貫通電流が発生したことが表示される。

【0070】

この表示は、図1に示す電子機器の一例としてのノートパソコン10のユーザ向けの表示ではなく、機器や装置の開発段階、試作段階におけるメーカ側の人に向けた表示としてもよい。又、ユーザ向けに、電子機器の画面（例えば、ノートパソコンやデスクトップパソコンのディスプレイ部）に、前記表示を行い、注意を促してもよい。前記表示はコンピュータの表示画面に限られず、コンピュータにその旨に設けられた特殊な表示部でも良い。例えば、LEDや小型の画面を用いることができる。又、ノートパソコンのような情報処理装置では、ソフトウェアを動作させているが、ソフトウェアによりユーザにエラー通知を行うことも可能である。

【0071】

貫通電流が発生したときに、DC-DCコンバータを停止させるのは、試作段階におけるメーカ向けのために用いてもよく、ユーザ向けに使用しても良い。又、その双方、いずれかのために使用しても良い。貫通電流が発生したこと又は同期整流スイッチ及びメインスイッチの両方がオンしたことの検出結果は、典型的な例としては、上述の利用の仕方があるが、それ以外の目的で利用しても良い。

【0072】

なお、図3の例では、ANDゲート531の出力をLレベルに変化させ、これを受けて、スイッチ回路532を接地側に切り替え、その結果PWM比較器533の動作が停止し、ドライブ回路534、535を通じて2つのFET521、523の双方をオフとして、DC/DCコンバータの動作を停止させている。動作停止の方法は、この実施の形態に挙げた以外にも、ANDゲート531の出力を、直接ドライブ回路534に入力し、第1のFET521を強制的にオフとし

てもよい。即ち、第1のFET521をオフとすることにより、入力端子52aからの入力を停止して、DC/DCコンバータの動作を止める。

【0073】

又、第1のFET521と、DC-DCコンバータの入力端子Vin52aの間にスイッチを設けて、ANDゲート531の出力により、前記スイッチにより、入力端子52aと第1のFET521とを切断して、DC-DCコンバータへの入力を切ることにより、DC-DCコンバータの動作を停止しても良い。以上のように、DC-DCコンバータの動作の停止は種々の方法があり、本発明は、停止の方法にこだわらないものである。

【0074】

また、この実施の形態の場合、表示器を備えたことにより、開発段階、試作段階において貫通電流が発生するような設計を行ってしまったことが容易に確認でき、また、貫通電流の発生があったときにDC-DCコンバータを停止させる構成を備えたことにより、安全性がより高められている。

【0075】

尚、上述の実施の形態では、第2のFET523をモニタすることにより貫通電流の発生を検出又はメインスイッチと同期整流スイッチが同時にオン状態となった場合を検出しているが、貫通電流の検出方法/同期整流スイッチ及びメインスイッチが同時にオン状態となった状態の検出方法はこれに限られるものではなく、例えば第1のFET521（メインスイッチ）を流れる電流の大きさにより貫通電流の発生を検出し、それにより同期整流スイッチ及びメインスイッチが同時にオン状態となった状態を検出しても良い。第2のFET523をモニタする構成であっても第1のFET521をモニタする構成であっても、そこを流れる電流やそこを流れる電流に起因する電圧をモニタする構成の場合は、貫通電流が発生したことを直接に検出することになり、正確な検出が行なわれる。更に、以下のような構成であっても貫通電流の発生を検出することができ、その構成により、同期整流スイッチ及びメインスイッチが同時にオン状態となった状態を検出しても良い。

【0076】

図 4 は、図 3 に示す DC-DC コンバータ 5 2 に代えて採用することのできる DC-DC コンバータの内部構成を示すブロック図である。図 3 に示した DC-DC コンバータの各構成要素に対応する構成要素には、図 3 に付した符号と同一の符号を付して示し、相違点のみについて説明する。

【 0 0 7 7 】

図 4 に示す DC-DC コンバータ 5 2' を構成する制御回路 5 3 0' は、図 3 に示す制御回路 5 3 0 と比べ、増幅器 5 4 1 が削除され、AND ゲート 5 4 2 に、2 つのドライブ回路 5 3 4, 5 3 5 双方の出力が入力されている点が異なっている。

【 0 0 7 8 】

各ドライブ回路 5 3 4, 5 3 5 の出力は、FET 5 2 1, 5 2 3 のゲートに接続されており、ゲートの電圧が 'L' レベルにあるときはその FET はオフ状態にあり、FET のゲート電圧が 'H' レベルにあるときはその FET はオン状態にあり、このように FET のゲート電圧とその FET がオン状態、オフ状態のいずれの状態にあるかはほぼ一義的に定まっている。

【 0 0 7 9 】

したがって、この DC-DC コンバータ 5 2' が正常に動作しているときは、2 つのドライブ回路 5 3 4, 5 3 5 の各出力（駆動信号）のうちの少なくとも一方は常に 'L' レベルにあり、したがって AND ゲート 5 4 2 の出力は 'L' レベルを保ったままの状態となる。これに対し貫通電流が発生する状態、すなわち一方のドライブ回路の出力が、そのドライブ回路の駆動能力とそのドライブ回路が接続された FET のゲート容量との関係などに起因して、'H' レベルから 'L' レベルに向かって変化しつつあるものの未だ 'H' レベルの範囲内ある状態にあるときに、もう一方のドライブ回路の出力が 'H' レベルに変化した場合（図 7 参照）等には、AND ゲート 5 4 2 の 2 つの入力双方が 'H' レベルとなり、AND ゲート 5 4 2 から 'H' レベルの信号が出力され、ラッチ回路 5 3 6 にラッチされる。

【 0 0 8 0 】

その後は、図 3 を参照して説明した回路動作により、2 つの FET 5 2 1, 5

23の双方がオフ状態となってDC-DCコンバータとしての動作が停止する。
また、貫通電流が発生したことを表わす‘L’レベルの*SHORT信号が出力され、この信号は図2に示す表示器58に入力され、LEDの点灯等により貫通電流が発生したことが表示される。

【0081】

図4に示すように、FETのゲート電圧のモニタによっても双方のFETが同時にオン状態になったか否かを検出することができる。

【0082】

以上、説明したように、同期整流スイッチ及びメインスイッチが同時にオンとなった状態の検出方法は、種種の方法があり、本発明は、これらの検出方法のいずれを採用しても良い。

【0083】

尚、上記の各実施形態ではノートパソコンに搭載されたDC-DCコンバータを例に挙げて説明したが、本発明の電子機器はノートパソコンである必要はなく、本発明はDC-DCコンバータを備えた、デスクトップパソコン、携帯電話、ビデオカメラなど、あらゆる電子機器一般に適用することができる。

【0084】

以下に、本発明の各種態様を付記する。

【0085】

(付記1) メインスイッチと同期整流スイッチを備え、前記メインスイッチと同期整流スイッチを交互にオン状態にすることによりDC電力の電圧を変換して出力するDC-DCコンバータにおいて、

前記メインスイッチと同期整流スイッチが同時にオン状態となった場合にこれを検出する検出回路を備えたことを特徴とするDC-DCコンバータ。

【0086】

(付記2) 前記メインスイッチと同期整流スイッチが同時にオン状態になったことを表示する表示部を備えたことを特徴とする付記1記載のDC-DCコンバータ。

【0087】

(付記 3) 前記メインスイッチと同期整流スイッチが同時にオン状態になった場合に、前記 DC-DC コンバータの変換動作を停止する動作停止回路を備えたことを特徴とする付記 1 記載の DC-DC コンバータ。

【 0 0 8 8 】

(付記 4) 前記検出回路は、前記メインスイッチと同期整流スイッチのうちの少なくとも一方のスイッチを監視するものであることを特徴とする付記 1 記載の DC-DC コンバータ。

【 0 0 8 9 】

(付記 5) 前記検出回路は、前記同期整流スイッチに流れる電流の向きを監視することにより、前記同期整流スイッチと前記メインスイッチが同時にオンになった状態を検出することを特徴とする付記 1 に記載の DC-DC コンバータ。

【 0 0 9 0 】

(付記 6) 前記検出回路は、前記メインスイッチに流れる電流の大きさを監視することにより、前記同期整流スイッチと前記メインスイッチが同時にオンになった状態を検出することを特徴とする付記 1 に記載の DC-DC コンバータ。

【 0 0 9 1 】

(付記 7) 前記検出回路は、前記メインスイッチと前記同期整流スイッチを駆動する駆動信号を監視することにより、前記同期整流スイッチと前記メインスイッチが同時にオンになった状態を検出することを特徴とする付記 1 に記載の DC-DC コンバータ。

【 0 0 9 2 】

(付記 8) メインスイッチと同期整流スイッチを交互にオン状態にするよう制御することにより、DC 電力の電圧を変換して出力させる DC-DC コンバータ用制御回路において、

前記メインスイッチと前記同期整流スイッチが同時にオン状態となった場合にこれを検出する検出回路を備えたことを特徴とする DC-DC コンバータ用制御回路。

【 0 0 9 3 】

（付記 9） 前記検出回路による検出結果を出力する検出結果出力手段を備えたことを特徴とする付記 8 記載の DC - DC コンバータ用制御回路。

【 0 0 9 4 】

（付記 1 0） 前記メインスイッチと前記同期整流スイッチが同時にオン状態になった場合に、前記 DC - DC コンバータの変換動作を停止させる動作停止回路を備えたことを特徴とする付記 8 記載の DC - DC コンバータ用制御回路。

【 0 0 9 5 】

（付記 1 1） 前記検出回路は、前記メインスイッチ及び前記同期整流スイッチのうちの少なくとも一方のスイッチを監視するものであることを特徴とする付記 8 記載の DC - DC コンバータ用制御回路。

【 0 0 9 6 】

（付記 1 2） 前記検出回路は、前記同期整流スイッチに流れる電流の向きを監視することにより、前記同期整流スイッチと前記メインスイッチが同時にオンになった状態を検出することを特徴とする付記 8 に記載の DC - DC コンバータ用制御回路。

【 0 0 9 7 】

（付記 1 3） 前記検出回路は、前記メインスイッチに流れる電流の大きさを監視することにより、前記同期整流スイッチと前記メインスイッチが同時にオンになった状態を検出することを特徴とする付記 8 に記載の DC - DC コンバータ用制御回路。

【 0 0 9 8 】

（付記 1 4） 前記検出回路は、前記メインスイッチと前記同期整流スイッチを駆動する駆動信号を監視することにより、前記同期整流スイッチと前記メインスイッチが同時にオンになった状態を検出することを特徴とする付記 8 に記載の DC - DC コンバータ用制御回路。

【 0 0 9 9 】

（付記 1 5） メインスイッチと同期整流スイッチを交互にオン状態にして、DC 電力の電圧を変換して出力する DC - DC コンバータのための監視回路に

において、

前記メインスイッチと前記同期整流スイッチが同時にオン状態となった場合にこれを検出する検出回路を備えたことを特徴とする監視回路。

【0100】

(付記16) 前記検出回路による検出結果を出力する検出結果出力手段を備えたことを特徴とする付記15記載の監視回路。

【0101】

(付記17) 前記メインスイッチと前記同期整流スイッチが同時にオン状態になった場合に、前記DC-DCコンバータの変換動作を停止させる動作停止回路を備えたことを特徴とする付記15記載の監視回路。

【0102】

(付記18) 前記検出回路は、前記メインスイッチ及び前記同期整流スイッチのうちの少なくとも一方のスイッチを監視するものであることを特徴とする付記15記載の監視回路。

【0103】

(付記19) 前記検出回路は、前記同期整流スイッチに流れる電流の向きを監視することにより、前記同期整流スイッチと前記メインスイッチが同時にオンになった状態を検出することを特徴とする付記15記載の監視回路。

【0104】

(付記20) 前記検出回路は、前記メインスイッチに流れる電流の大きさを監視することにより、前記同期整流スイッチと前記メインスイッチが同時にオンになった状態を検出することを特徴とする付記15に記載の監視回路。

【0105】

(付記21) 前記検出回路は、前記メインスイッチと前記同期整流スイッチを駆動する駆動信号を監視することにより、前記同期整流スイッチと前記メインスイッチが同時にオンになった状態を検出することを特徴とする付記15に記載の監視回路。

【0106】

(付記22) 電子機器において、

メインスイッチと同期整流スイッチを備えるとともに、前記メインスイッチと前記同期整流スイッチを交互にオン状態にすることによりDC電力の電圧を変換して出力するDC-DCコンバータと、

前記メインスイッチと前記同期整流スイッチが同時にオン状態となった場合にこれを検出する検出回路を有し、

前記電子機器は、前記DC-DCコンバータからの電力で動作することを特徴とする電子機器。

【0107】

(付記23) 前記メインスイッチと同期整流スイッチが同時にオン状態になったことを表示する表示部を備えたことを特徴とする付記22に記載の電子機器。

【0108】

(付記24) 前記メインスイッチと同期整流スイッチが同時にオン状態になった場合に、前記DC-DCコンバータの変換動作を停止する動作停止回路を備えたことを特徴とする付記22に記載の電子機器。

【0109】

(付記25) 前記検出回路は、前記メインスイッチと同期整流スイッチのうちの少なくとも一方のスイッチを監視するものであることを特徴とする付記22に記載の電子機器。

【0110】

(付記26) 前記検出回路は、前記同期整流スイッチに流れる電流の向きを監視することにより、前記同期整流スイッチと前記メインスイッチが同時にオンになった状態を検出することを特徴とする付記22に記載の電子機器。

【0111】

(付記27) 前記検出回路は、前記メインスイッチに流れる電流の大きさ監視することにより、前記同期整流スイッチと前記メインスイッチが同時にオンになった状態を検出することを特徴とする付記22に記載の電子機器。

【0112】

(付記28) 前記検出回路は、前記メインスイッチと前記同期整流スイッ

チを駆動する駆動信号を監視することにより、前記同期整流スイッチと前記メインスイッチが同時にオンになった状態を検出することを特徴とする付記 22 に記載の電子機器。

【0113】

(付記 29) メインスイッチと同期整流スイッチとを備える DC-DC コンバータの監視方法において、

前記メインスイッチと前記同期整流スイッチを交互にオン状態にすることにより DC 電力の電圧を変換して出力し、

前記メインスイッチと前記同期整流スイッチが同時にオン状態となった場合にこれを検出することを特徴とする DC-DC コンバータの監視方法。

【0114】

(付記 30) 前記検出に応じて、前記メインスイッチと同期整流スイッチが同時にオンになったことを表示することを特徴とする付記 29 に記載の監視方法。

【0115】

(付記 31) 前記検出に応じて、前記 DC-DC コンバータの変換動作を停止することを特徴とする付記 29 に記載の監視方法。

【0116】

(付記 32) 前記検出は、前記メインスイッチと前記同期整流スイッチのうちの少なくとも一方のスイッチを監視することにより行うことを特徴とする付記 29 に記載の監視方法。

【0117】

(付記 33) 前記検出は、前記同期整流スイッチに流れる電流の向きを監視することにより、行うことを特徴とする付記 29 に記載の監視方法。

【0118】

(付記 34) 前記検出は、前記メインスイッチに流れる電流の大きさを監視することにより、行うことを特徴とする付記 29 に記載の監視方法。

【0119】

(付記 35) 前記検出は、前記メインスイッチと前記同期整流スイッチを

駆動する駆動信号を監視することにより、行うことを特徴とする付記 2 9 に記載の監視方法。

【 0 1 2 0 】

(付記 3 6) 直列に接続された第 1 のスイッチとインダクタとを備えるとともに、第 1 のスイッチと前記インダクタとの接続点と接地点との間に第 2 のスイッチを備え、前記第 1 のスイッチおよび第 2 のスイッチを交互にオン状態にすることにより DC 電力の電圧を変換して出力する DC-DC コンバータにおいて

前記第 1 のスイッチおよび第 2 のスイッチが同時にオン状態となった場合にこれを検出する検出回路を備えたことを特徴とする DC-DC コンバータ。

【 0 1 2 1 】

(付記 3 7) インダクタに直列に接続された第 1 のスイッチと、前記第 1 のスイッチと前記インダクタとの接続点と接地点との間に配置された第 2 のスイッチを交互にオン状態にするよう制御することにより、DC 電力の電圧を変換して出力させる DC-DC コンバータ用制御回路において、前記第 1 のスイッチおよび第 2 のスイッチが同時にオン状態となった場合にこれを検出する検出回路を備えたことを特徴とする DC-DC コンバータ用制御回路。

【 0 1 2 2 】

(付記 3 8) インダクタに直列に接続された第 1 のスイッチと、前記第 1 のスイッチと前記インダクタとの接続点と接地点との間に配置された第 2 のスイッチを交互にオン状態にして、DC 電力の電圧を変換して出力する DC-DC コンバータのための監視回路において、

前記第 1 のスイッチおよび第 2 のスイッチが同時にオン状態となった場合にこれを検出する検出回路を備えたことを特徴とする監視回路。

【 0 1 2 3 】

(付記 3 9) 電子機器において、

直列に接続された第 1 のスイッチとインダクタとを備えるとともに、第 1 のスイッチと前記インダクタとの接続点と接地点との間に第 2 のスイッチを備え、前記第 1 のスイッチおよび第 2 のスイッチを交互にオン状態にすることにより DC

電力の電圧を変換して出力するDC-DCコンバータと、

前記第1のスイッチおよび第2のスイッチが同時にオン状態となった場合にこれを検出する検出回路を有し、

前記電子機器は、前記DC-DCコンバータからの電力で動作することを特徴とする電子機器。

【0124】

(付記40) 直列に接続された第1のスイッチとインダクタとを備えるとともに、第1のスイッチと前記インダクタとの接続点と接地点との間に第2のスイッチを備えるDC-DCコンバータの監視方法において、

前記第1のスイッチおよび第2のスイッチを交互にオン状態にすることによりDC電力の電圧を変換して出力し、

前記第1のスイッチおよび第2のスイッチが同時にオン状態となった場合にこれを検出することを特徴とするDC-DCコンバータの監視方法。

【0125】

【発明の効果】

以上説明したように、本発明によれば、仕様や定格を超えるような誤った設計や使い方をし貫通電流が発生した場合の、故障の原因、又は発煙、発火防止、又は使用者への警告などの取り扱いが容易となる。

【図面の簡単な説明】

【図1】

本発明の電子機器の一実施形態であるノートパソコンの外観斜視図である。

【図2】

ノートパソコンの電源部分の回路構成を示すブロック図である。

【図3】

図2に1つのブロックで示すDC-DCコンバータの内部構成を示すブロック図である。

【図4】

図3に示すDC-DCコンバータに代えて採用することのできるDC-DCコンバータの内部構成を示すブロック図である。

【図 5】

同期整流型 DC-DC コンバータの概要図である。

【図 6】

第 1 の FET および第 2 の FET のオンオフの時間変化を示す図である。

【図 7】

第 1 の FET および第 2 の FET のオンオフの時間変化を示した図である。

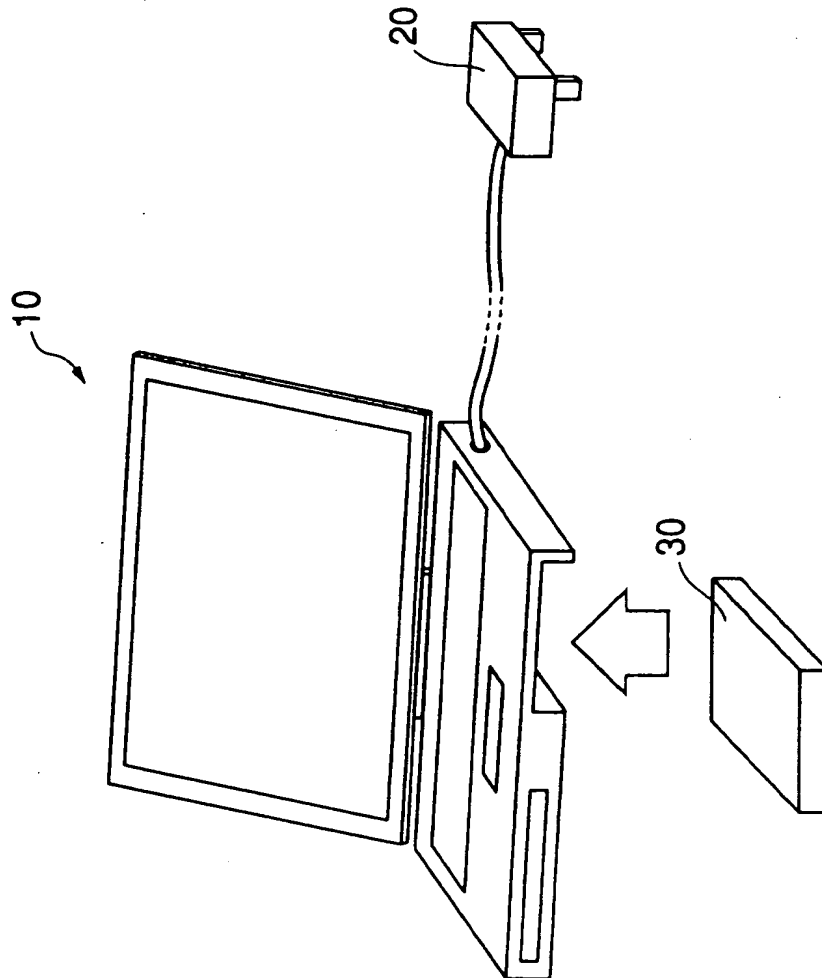
【符号の説明】

- 1 0 ノートパソコン
- 2 0 ACアダプタ
- 3 0 電池パック
- 4 0 リファレンス電圧発生器
- 5 0 電源部
- 5 1 充電器
- 5 2, 5 2' DC-DCコンバータ
- 5 2 a 入力端子
- 5 2 b 出力端子
- 5 8 表示器
- 1 0 0 DC-DCコンバータ
- 5 2 1, 5 2 3 FET
- 5 2 2 インダクタ
- 5 2 4 ダイオード
- 5 3 0, 5 3 0' 制御回路
- 5 3 1 ANDゲート
- 5 3 2 スイッチ回路
- 5 3 3 PWM比較器
- 5 3 4, 5 3 5 ドライブ回路
- 5 3 6 ラッチ回路
- 5 3 7 電源
- 5 3 8 差動増幅器

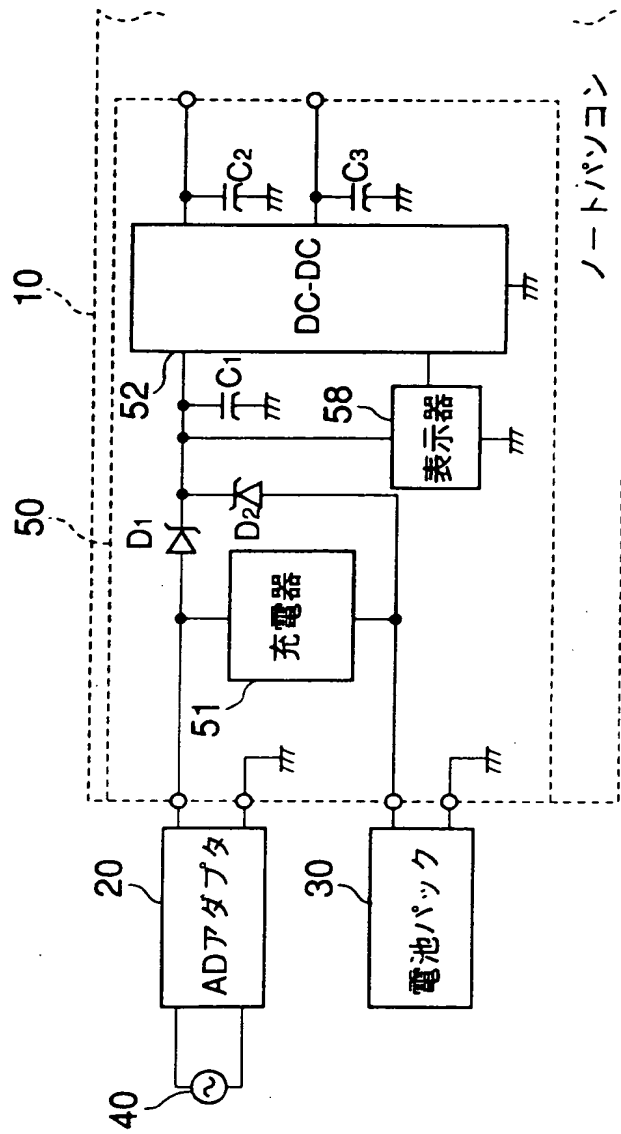
- 5 3 9 三角波発振器
- 5 4 1 増幅器
- 5 4 2 ANDゲート
- 5 4 3 インバータ
- 5 4 5 検出結果出力端子

【書類名】 図面

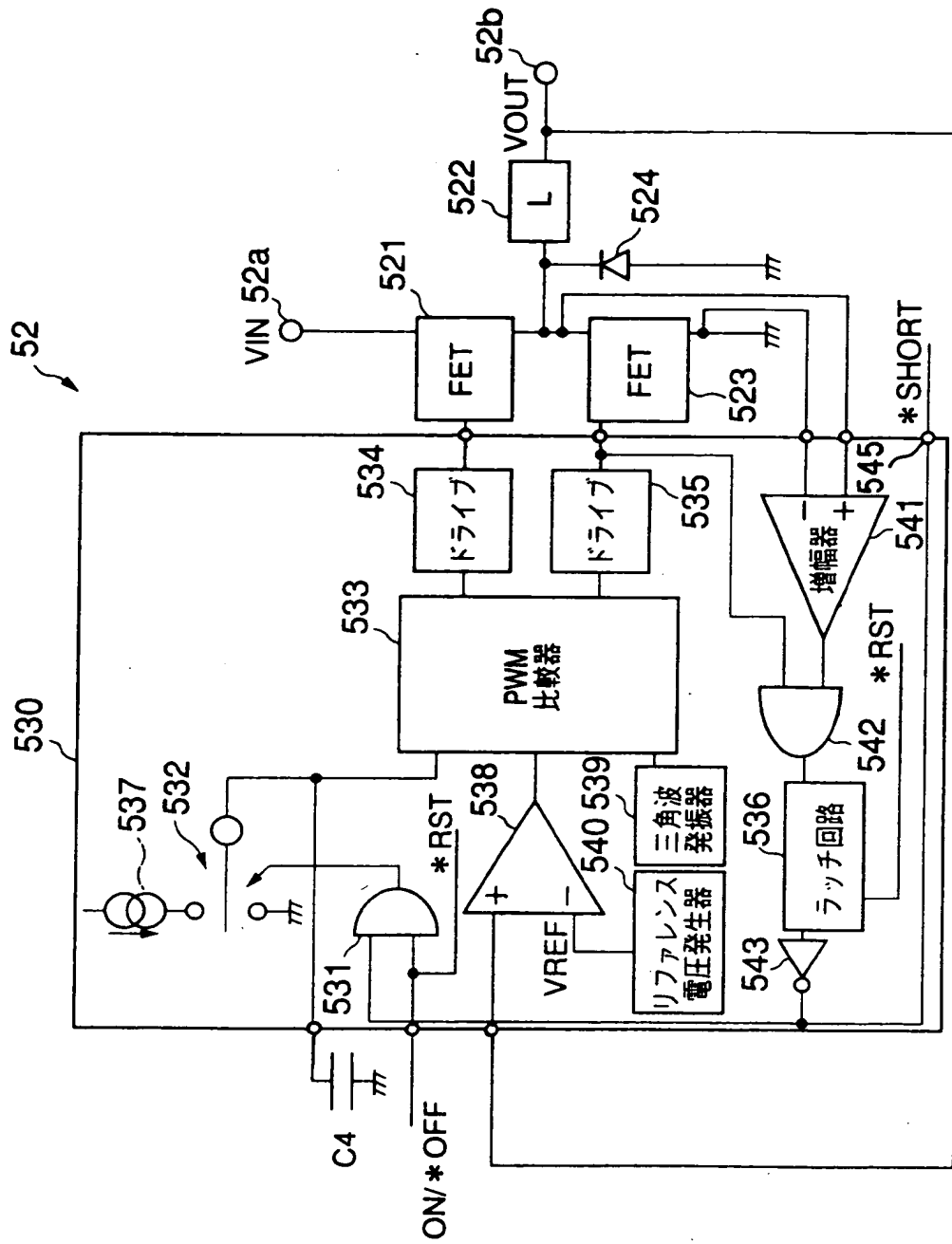
【図 1】



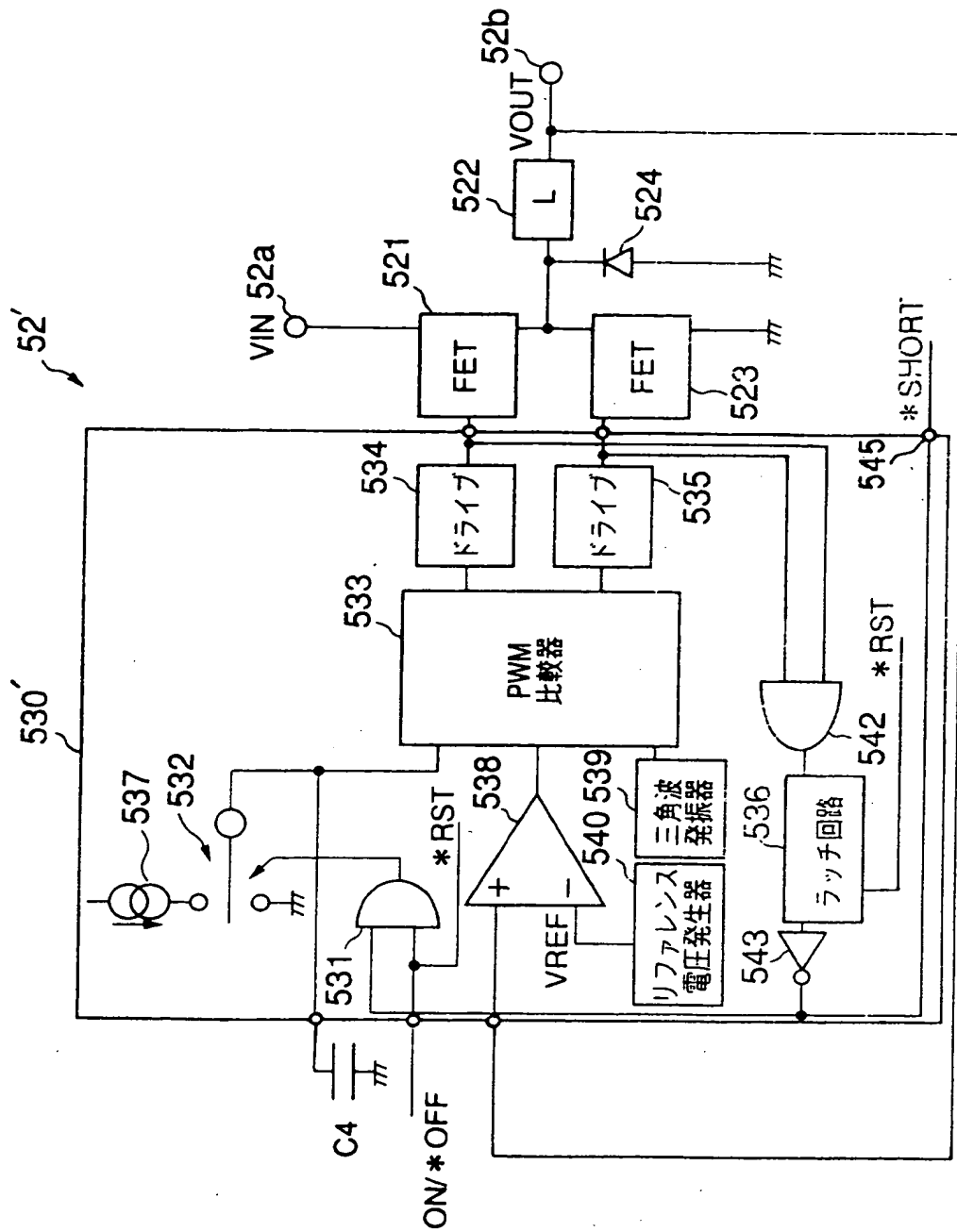
【図 2】



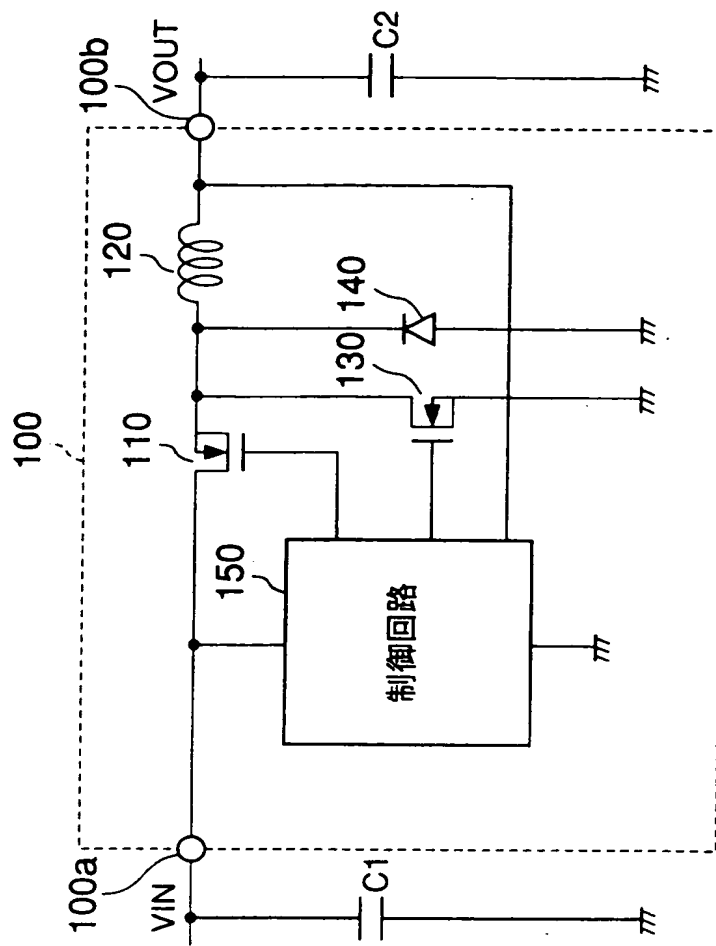
【図 3】



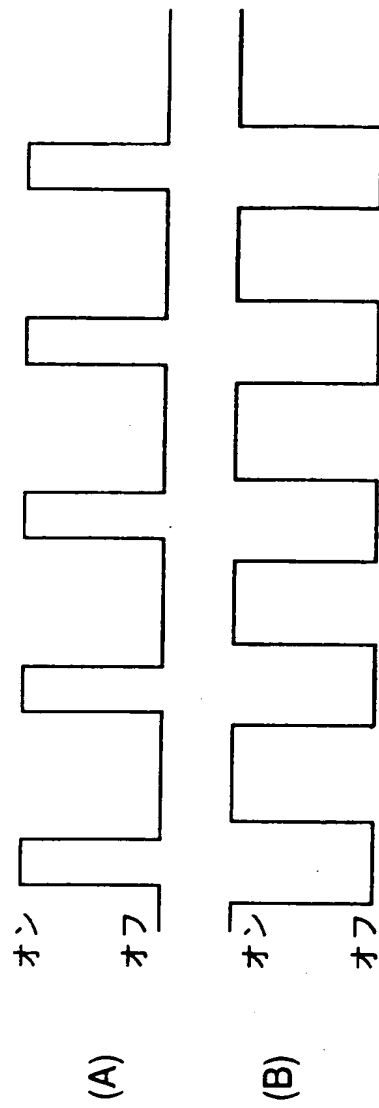
【図 4】



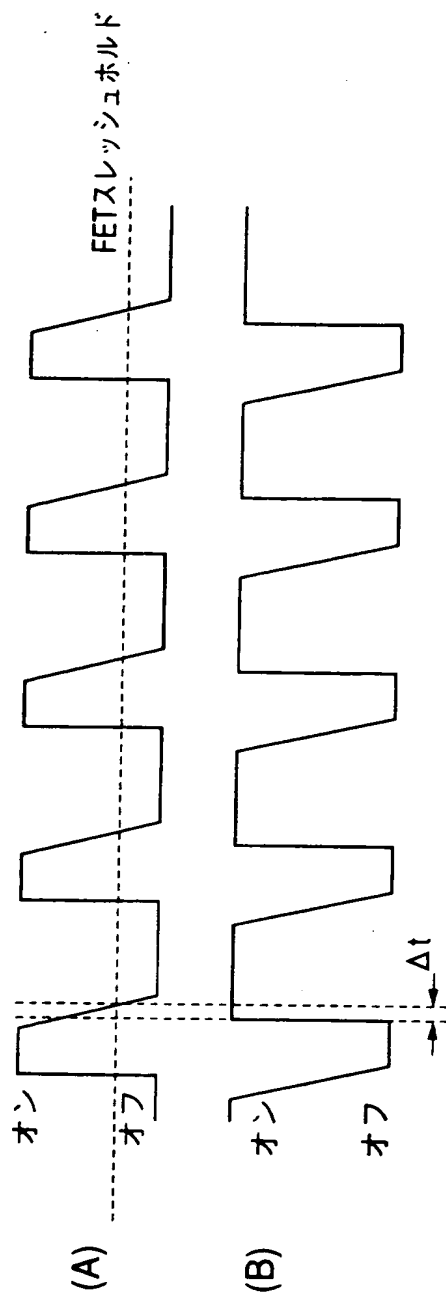
【図 5】



【図 6】



【図 7】



【書類名】 要約書

【要約】

【課題】 本発明は、同期整流型DC-DCコンバータ、DC-DCコンバータを構成するDC-DCコンバータ用制御回路、およびDC-DCコンバータを備えた電子機器等に関し、貫通電流に考慮を払う。

【解決手段】 双方のFET 521, 523が同時にオン状態となって貫通電流が流れた場合にこれを増幅器541およびANDゲート542で検出してラッチし、スイッチ回路521を接地側に切替えてPWM比較器533の動作を停止させ、2つのFET 521, 522の双方をオフ状態にする。

【選択図】 図3

出 願 人 履 歴 情 報

識別番号 [000005223]

1. 変更年月日	1996年 3月26日
[変更理由]	住所変更
住 所	神奈川県川崎市中原区上小田中4丁目1番1号
氏 名	富士通株式会社